

3rd International Conference
«Research, Innovation and Education» 2016

TECHNICAL SCIENCE

Imankul M., Nauryz K.Z.

SOME OF THE TRENDS OF INCREASING PERFORMANCE OF COMPUTING SYSTEMS

Imankul M., Kazakhstan, Eurasian National University
named after L.N. Gumilyev, Candidate of Science, assistant
professor

Nauryz K.Z., Kazakhstan, Department of S. Seifullin
Kazakh Agro Technical University

Abstract

Noted methods, which helps to overcome factors limiting performance. Adduced variants of perspective solutions to increase performance of computing systems.

Keywords: ExaScale, Graphics Processing Unit, Heterogeneous System Architecture.

Введение. До недавнего времени существенный вклад в развитие вычислительных средств вносили технологические решения. Сегодня растет роль проблемы преодоления разрыва между аппаратными средствами и используемыми методами программирования. Возросли потребности в решении сложных задач больших размерностей, что требует развития высокоскоростных вычислительных систем (ВС). Без радикальной перестройки архитектурных принципов поддерживать интенсивные темпы развития ВС невозможно. Для наращивания производительности ВС внедрение новых архитектурных решений дает резерв повышения производительности на несколько порядков.

Материалы и методы исследования. *Общенаучные и теоретические методы исследования.*

**3rd International Conference
«Research, Innovation and Education» 2016**

Определяющими причинами падения реальной производительности суперкомпьютеров служат: задержки (latency) выполнения операций с памятью и коммуникационной сетью; конкуренция (contention) за совместно используемые ресурсы; простаивание из-за недостаточного параллелизма и асинхронности, отсутствия сбалансированной загрузки. Также одним из факторов, влияющим на архитектуру высокопроизводительных ВС, является взаимозависимость архитектуры и алгоритмов задач. Этот фактор нередко приводит к необходимости создания проблемно-ориентированных систем, при этом может быть достигнута максимальная производительность для данного класса задач. Указанная взаимозависимость является стимулом для поиска алгоритмов, наилучшим образом соответствующих возможным формам параллелизма на уровне аппаратуры. Совершенствование ВС сопровождалось разрывом между быстродействием логических элементов и элементов памяти. Проблему преодоления разрыва между аппаратными средствами и используемыми методами программирования можно преодолеть архитектурными средствами: высокая степень интеграции создает условия для реализации новых архитектурных решений. Однако с уменьшением размеров элементов увеличивается отрицательное влияние физических эффектов, которые ранее не учитывались. По данным IDC в 2013 г. мировой выпуск HPC-серверов оценивается в 12 млрд долл., систем хранения данных для HPC (High Performance Computing) – в 4 млрд, программное обеспечение (в том числе приложения промежуточного слоя) – 5 млрд, сервис – 2 млрд, то есть всего около 22 млрд долл. При этом ежегодный рост затрат на суперкомпьютеры составляет 7-8%. Признаком наступающей новой эпохи HPC множество: облачные подходы к HPC, которые позволяют более эффективно распределять ресурсы между пользователями; тренд в HPC, называемый Data Intensive Computing; др.

В частности, программа DARPA HPCS (high productivity computing systems) определяет, что новые суперкомпьютеры должны: иметь глобально адресуемую оперативную память объемом несколько петабайт с пропускной способностью на 4-5 порядков превосходящей современный общедоступный уровень; обладать в десять раз более простой системой программирования, чем современные системы и технологии разработки параллельных программ. Появление эволюционного эксафлопсного суперкомпьютера ожидается в Министерстве энергетики США в 2018-2020 г.г., а полностью инновационного – после 2022 г. Специализированные транспетафлопсные и

**3rd International Conference
«Research, Innovation and Education» 2016**

близкие к эксафлопсу суперкомпьютеры DARPA могут появиться после 2017 г. Разработка пост-Муровской элементной базы и новых принципов построения суперкомпьютеров приведет к созданию специализированных гетерогенных суперкомпьютеров зеттафлопсного уровня в 2020 г., а йоттафлопсного – после 2024 г.

Наибольшие проблемы при проектировании создает противоречие между быстродействием микросхемы и потребляемой ею мощности. В работе [1] отмечены основные проблемы суперкомпьютеров. Для них необходимы специальные технологии программирования для того, чтобы программа могла в полной мере использовать ресурсы высокопроизводительной ВС. ВС высокой продуктивности HPCS не исключают развития кластерных систем HPC, а по мере развития технологий коммутации вполне возможна конвергенция различных компьютерных архитектур. При переходе к компьютерам с эксафлопсной (ExaScale) производительностью кардинального изменения архитектуры не ожидается – в ближайшем будущем суперкомпьютером будет кластер из многопроцессорных многоядерных гетерогенных узлов: универсальных (CPU, Central Processing Unit), специализированных ускорителей (GPU, Graphical Processing Unit), а также программируемых логических интегральных схем (ИС) [2].

Наряду с сокращением времени выполнения доступа к памяти, в модели программирования для эксафлопсного суперкомпьютера должен использоваться прием повышения производительности, состоящий в снижении количества обращений к памяти за счет непосредственной передачи операндов между процессорными ядрами, минуя промежуточное хранение операндов в памяти [3]. Однако сейчас продолжается усложнение структуры, что проявляется в сложной иерархии коммуникаций и памяти, усилении гибридности/гетерогенности и многократно возрастающей сложности управления. Поэтому сегодня крайне важен поиск новых методов, алгоритмов и способов организации управления вычислительным ресурсом.

Разработка программно-аппаратных средств решения проблем, стоящих перед создателями эксафлопсных суперкомпьютеров, требует анализа существующих архитектурных идей повышения производительности, создания экспериментальных компьютеров и программирования для них задач, для которых нужна производительность, недостижимая на существующих системах. Необходимо провести анализ

**3rd International Conference
«Research, Innovation and Education» 2016**

методов программно-аппаратной поддержки синхронизации потоков и межпоточковых коммуникаций с целью определения удовлетворительного варианта архитектуры. Текущий период выполнения экзафлопсных проектов обладает еще одной особенностью – старые CMOS (Complimentary Metal Oxide Semiconductors)-технологии используются на пределе своих возможностей, а технологии пост-Муровской эры (одноэлектронные нанотранзисторы (SET, Single-Electron Transistor) (включая также транзисторы с поляризованными электронами (спинтронные транзисторы)), быстрая сверхпроводниковая одноквантовая логика, квантовые клеточные автоматы, др.) еще только разрабатываются. Классические средства вычисления не смогут обеспечить экспоненциальный рост вычислительной мощности из-за «стены Мура» (Moore's Wall). Переход от классической эры к квантовой предполагает использование квантовых вычислений и средств связи. Использование сверхбыстрой сетевой технологии дает толчок к дальнейшему развитию возможностей, предоставляемых ВС.

Ключевым трендом сегодняшнего дня является бурное развитие гибридной архитектуры суперкомпьютеров с применением наряду с традиционными графическими процессорами GPU (Graphics Processing Units), что позволило в разы увеличить производительность ВС и при этом снизить энергопотребление, массу, занимаемую площадь. В Top500 количество гибридных систем постоянно растет. Проблемы в использовании гибридных систем заключаются в том, что в реальности пока создано очень мало стандартных приложений, которые могут задействовать всю их мощь. Использование графических ускорителей GPU наряду с классическими процессорами CPU (Central Processing Unit) – распространенная практика в сфере параллельных вычислений на гетерогенных платформах, сочетающих в себе вычислительные элементы различного типа. Однако их совместное использование осложняется рядом проблем: они имеют раздельную память и разные адресные пространства, поэтому приложения должны явным образом копировать данные в память GPU и обратно в основную память компьютера [4].

HSA (Heterogeneous System Architecture) – архитектура гетерогенных систем с общей когерентной памятью для разнородных вычислительных элементов, поддержкой управления очередями задач, широкого спектра оборудования и языков высокого уровня. HSA объединяет процессорные ядра любого типа в единую систему. Высокопроизводительные

**3rd International Conference
«Research, Innovation and Education» 2016**

приложения реализуются на гетерогенной вычислительной инфраструктуре, компоненты которой могут функционировать как в режимах виртуализации, так и в виде кластеров, оптимизированных для параллельных расчетов [4]. Отметим, что в 2014 г. фирма AMD создала многофункциональный гибридный процессор Kaveri с встроенной поддержкой технологии HUMA (Heterogeneous Unified Memory Architecture), что достаточно эффективно помогает вычислительным и графическим ядрам иметь доступ ко всей общей памяти.

Прорыв в области создания новых ЭВМ и ВС связывают в первую очередь с нанoeлектроникой, достижения которой приближаются к квантовым пределам, установленным самой природой. Нанoeлектроника – общее определение ряда технологий, направленных на реализацию электронных приборов с нанометровыми размерами структурных областей [5]. Для описания поведения таких приборов используются гибридные модели, в которых используются уравнения классической электродинамики и некие виртуальные (эффективные) значения параметров физической структуры. Значимым достижением в области нанотехнологий служит создание ядра операционной системы (ОС). Ядро – центральная часть ОС, обеспечивающая приложениям координированный доступ к ресурсам компьютера (процессорное время, память, внешнее аппаратное обеспечение). Объем ОС увеличивается в 2 раза каждые 2 года, а плотность хранения увеличивается в 2 раза каждые 9 месяцев.

В 2009 г. началось производство ИС по технологии 32 нм. На сегодняшний день полупроводниковая промышленность освоила КМОП-технологию по норме 22 нм, а компания Intel уже в 2015 г. начала переход на 14 нм, намереваясь достигнуть 5 нм к 2020 году. К 2020 г. размеры всех элементов транзистора достигнут атомарных величин, и уменьшать их дальше будет просто невозможно. Переход на уровень норм 0,5-0,1 нм предполагается к 2030 г. Но дальнейшая миниатюризация уже невозможна, и закон Мура перестанет работать не позднее 2024 г. – развитие новых технологий логических элементов и элементов памяти упирается в ограничение Лэндауэра. (фундаментальное ограничение плотности упаковки логических элементов, связанное уже не с атомной структурой вещества, а с термодинамикой вычислительного процесса). Отметим, что технологиям в 22 нм соответствует уровень энергетических затрат на обработку одного бита не менее $10^2 \cdot 10^6$ кТ, где k – константа Больцмана, а T – температура по Кельвину. Все предельные параметры, определяемые рубежами

**3rd International Conference
«Research, Innovation and Education» 2016**

технологических возможностей полупроводникового производства, не могут быть реализованы в одной микросхеме. Этому препятствует система конструктивно-технологических ограничений. С уменьшением размеров элементов число ограничений растет, так как увеличивается отрицательное влияние физических эффектов, которые ранее не учитывались.

Альтернативой могут стать транзисторы, изготовленные из кремниевых и углеродных нанотрубок (УНТ), имеющих высокое быстродействие и низкую потребляемую энергию. УНТ могут найти применение в CMOS-технологии для ускорения темпов миниатюризации и повышения производительности устройств, упрощения их изготовления. Разработка миниатюрных интегральных устройств, в которых роль электронов частично или полностью передана фотонам, приведет к созданию вычислительной техники, превосходящей по быстродействию и информационной емкости современные электронные устройства. Магнитооптические полупроводники дадут возможность осуществлять прямое преобразование квантовой информации из электронного представления в оптическое и обратно, минуя процесс детектирования. Если сигнал проходит по оптоволокну, то в одном чипе можно будет сосредоточить больше логических элементов. При этом в тысячи/сотни тысяч раз снижается энергопотребление. Оптика также резко повышает объемы передаваемой информации от чипа к чипу [6]. В 2015 г. Intel предполагал выпустить суперкомпьютер, в котором модули хранения и обработки были бы связаны оптикой. Intel работает над реализацией системы высокоскоростной передачи данных между серверами с помощью оптики. Серверы с поддержкой кремниевой фотоники позволяют передать информацию на скорости 100 Гбит/с. В новых высокопроизводительных ВС без реинжиниринга (параллелизации, оптимизации или модернизации) программного кода невозможно полностью реализовать их потенциал, эффективно разделять вычислительные задачи между тысячами процессоров, которые составляют следующее поколение многоядерных вычислительных платформ. Поскольку ВС двигаются к эксафлопсному уровню производительности, то проблема устаревшего кода будет только возрастать.

Однако, даже если для цифровой логики будет изобретено принципиально другое средство перемещения электронов, возможности его масштабирования для повышения плотности и производительности не зайдут намного дальше пределов, достижимых CMOS-технологией, главным образом,

**3rd International Conference
«Research, Innovation and Education» 2016**

из-за ограничений, налагаемых требованием отвода тепла [7]. Другая альтернатива – изготавливать чипы больших размеров, наращивая их площадь или строя трехмерные многослойные микросхемы. Конструкция чипа, выполненная из перемежающихся слоев памяти и логики, позволяет значительно снизить затраты энергии и времени на передачу данных из памяти в процессор и обратно.

Новое поколение модульных систем высокой производительности ориентировано на высокопроизводительные многоядерные процессоры с малым потреблением энергии и коммутируемые вычислительные среды с широкополосными каналами связи и взаимодействием процессоров. Это достигается уплотнением вычислительных и коммуникационных функций в кристалле (Net On the Chip) и переходом к новым архитектурным методам проектирования модульных систем на уровне десятков и единиц нм. Производительность многоядерных процессоров и модульных многопроцессорных систем более не ограничивается числом процессорных узлов, как было ранее в SMP (Symmetric Multiprocessor)-системах с общей шиной, и может гармонично масштабироваться в компьютерные системы более высокой производительности. Архитектура перспективных модульных систем требует решения комплексных проблем при согласованных параметрах всех системных компонент [8].

Объемная плотность транзисторов в разрабатываемых интегральных наносхемах предельно высока. В таких условиях вопросы энергетики перспективного нанокomпьютера оказываются чрезвычайно важными. Нанокomпьютеры будут развиваться одновременно по нескольким направлениям, реализующим различные способы представления информации – на основе квантовой логики, классической логики, нейробиологии, а также некоторые другие (генетические, молекулярно-биологические, молекулярно-механические и др.). И так, наибольшие проблемы при проектировании создает противоречие между быстродействием микросхемы и потребляемой ею мощности. Существует идея подключения космоса (с его неограниченными холодильными ресурсами) к решению проблемы роста вычислительных ресурсов на Земле. Существуют и другие физические механизмы, используя которые, можно оптимизировать термодинамику классического компьютера.

Результаты и обсуждение. Современное программное обеспечение способно использовать все системные ресурсы компьютера и при этом требовать еще большего увеличения

**3rd International Conference
«Research, Innovation and Education» 2016**

данных ресурсов. Производительность ВС проявляется в скорости обработки задач и в степени использования ресурсов системы. Затраты времени и памяти на реализацию задач определяют эффективность ВС. Сегодня в суперкомпьютерах используются самые последние перспективные результаты фундаментальных исследований в сфере построения микропроцессоров, коммуникационных сетей, программных средств, микроэлектронных и оптических технологий, т.п.

Выводы. Пиковая производительность достигается при работе компьютера в идеальных условиях (при отсутствии конфликтов при обращении к памяти при равномерной загрузке всех устройств). Канал обмена между процессорами - компонент, который во многом определяет эффективность работы программ. Архитектуры экмасштабных систем со сложной иерархией памяти и параллелизмом совсем не обязательно приведут к ускорению работы программ: невысокая скорость доставки и передачи данных, неспособность унаследованных приложений автоматически распределяться на множество одновременно выполняемых потоков уже сегодня резко констатируют с высокой производительностью процессоров. Гонку за эксафлопсы сейчас возглавляют гибридные системы. Сегодня происходит наиболее тесная интеграция процессора и графического ускорителя. Перед разработчиками эксафлопсных систем стоит: задача построения компьютерной конфигурации, при запуске на которой производительность специально созданной тестовой программы превысила бы рубеж в один эксафлопс; обеспечение максимально эффективного режима выполнения реальных приложений, задействующих все выделенные им ресурсы суперкомпьютера. Эффективность ВС определяется затратами времени и памяти на выполнение задач. Адаптация системы под разные требования должна проходить с минимальными затратами. Сегодня рост производительности процессов обработки информации достигается новыми подходами (методами молекулярной электроники, квантового компьютеринга, пр.). Разрабатываемые ВС должны быть модернизированы/спроектированы с учетом требований архитектуры процессора. Облака и компьютерные системы, служащие для обработки больших объемов данных, могут стать альтернативными путями развития НРС. В нанокomпьютерах физические критерии определяют границы реализуемости вычислительных структур.

**3rd International Conference
«Research, Innovation and Education» 2016**

References:

- [1] Zabednov P., Zotov P., Asymont L. Modernization and Strategic IT // Open Systems. № 03, 2010. – P. 25.
- [2] Ilin V. Ekzaflopsy against mathematical modeling // Open Systems.- № 5, 2013. – p. 16.
- [3] Volkov D., Frolov A. Performance evaluation of random access memory // Open Systems.SMDB. – 2008. – № 1. –P. 15-19. URL: <http://www.osp.ru/os/2008/01/4836914>
- [4] Paltashev T., Perminov I. Heterogeneous architecture for CPU // Open Systems. - № 7, 2013. – P. 12.
- [5] Control of molecular and quantum systems. Edited by Fradkova A., Yakubovski A. Institute of computer research. – Moscow-Izhevsk, 2003.
- [6] The Conference of Editors IT editions: the future starts today// Mobile telecommunication.- march, 2013. – P. 32-34.
- [7] Gergel V., Gorshkov N., Matvienko O. Energy conservation in semiconductor nanoelectronics // Nanotechnology: Science and manufacture. – №4(5), 2009. – P. 27.
- [8] Imankul M.N., Nauryz K.Z. Standard embedded control system. - march, 2013// teoretika.com/arhiv.php